

第 1 章

PLLの動作と回路構成

PLLとシンセサイザ技術のあらまし

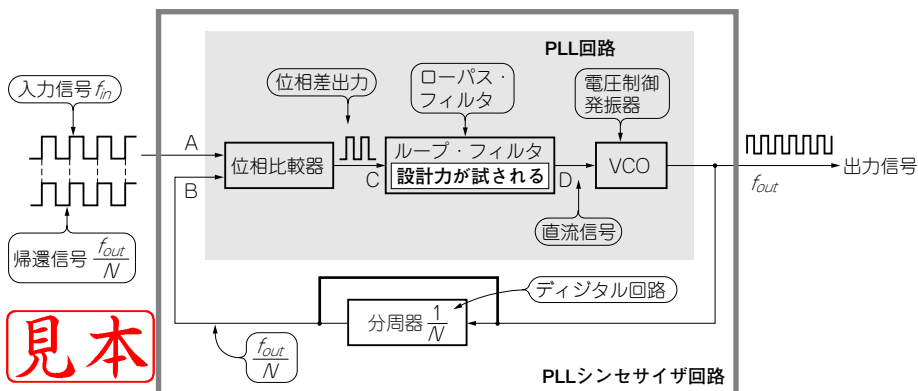
この章では、PLLの基本構成と各部の動作のあらましについて解説したあと、PLLのノイズと信号純度、およびシンセサイザ以外への応用例などについて概観していきます。

1.1 PLL回路の基本動作

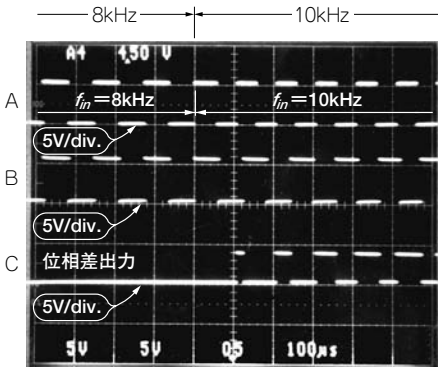
● PLL回路を構成する三つのブロック

Phase Locked Loop…位相同期回路…PLL回路は簡単に言うと、入力信号の位相に同期した新たな信号を生成するための回路です。図1-1がPLL回路の基本ブロック図で、写真1-1が実際のPLL回路における動作波形の一例です。PLL回路の基本構成は下記の三つのブロックから構成されます。

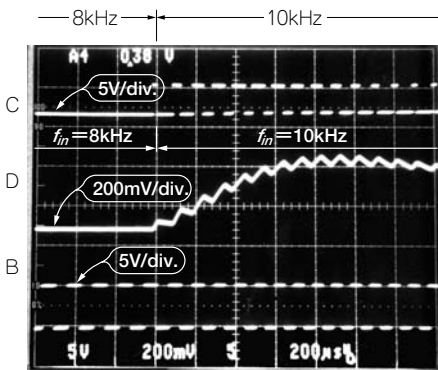
〈図1-1〉 PLL回路/シンセサイザの構成



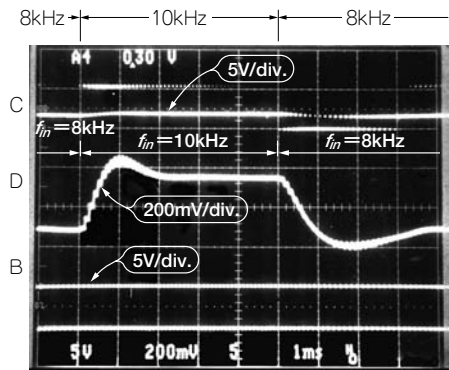
見本



(a) 位相比較器の入出力波形



(b) ループ・フィルタとVCO



(c) (b)の時間軸を拡大

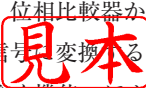
<写真1-1> PLL回路の信号波形(A～Dは図1-1を参照)

▶ 位相比較器(Phase Detector または Phase Comparator)

位相比較器は二つの入力信号の位相差を検出します。写真1-1(a)はPLL回路におけるデジタル方式による位相比較器の動作波形を示したもので、二つの信号(A, B)の立ち上がりの差を検出しています。位相比較器には他にアナログ方式のものもあります。

▶ ループ・フィルタ(Loop Filter)

位相比較器からのリップルを含んだ直流信号を平均化し、交流成分の少ないきれいな直流信号に変換するためのローパス・フィルタです。ループ・フィルタにはこのリップルを取り除く機能のほかに、PLLのループ制御を安定に行うための伝達特性を決定するという大



事な役目があります。安定なPLL回路のためのループ・フィルタの設計法は本書の主題でもあります。

▶ VCO (Voltage Controlled Oscillator)

入力のの直流信号によって発振周波数が制御できる、可変周波数発振器です。

● PLLの応用と周波数シンセサイザ

図1-1では、入力信号とVCOの出力信号あるいは分周器を経た信号の位相が比較され、この二つが同位相になるように制御されます。二つの入力信号が同位相、したがって周波数も当然、同一に制御されることになり、VCO出力は入力周波数に追従した発振周波数になります。

このときのVCOの周波数変化はループ・フィルタの時定数によって決定されます。時定数が長ければ(遮断周波数が低いと)ゆっくりと、短ければ(遮断周波数が高いと)すばやくVCOの発振周波数が入力信号に追従し、同期します。

図1-1において追従速度を適度に設計すれば、受信した信号あるいは電波に同期した信号がVCOから得られます。たとえば受信電波に雑音しやうおんがときどき重畳しても、VCOは即座に追従しないので雑音に影響されず、VCOは受信信号の平均周波数に安定に同期して発振を続けることになります。

また、図1-1のブロックにおいてVCO出力と位相比較器入力のの間に周波数分周器(ディバイダと呼ばれる)を挿入すれば、入力周波数とVCO出力周波数を分周した周波数が同期します。つまり、VCOの発振周波数は入力信号を分周数倍した周波数に制御されることになります。

したがって、PLLの入力信号に水晶発振器などで発生した安定した周波数を加えて分周器の分周数を切り替えるようにすれば、VCOの出力からは入力周波数と同じ確度で分周数倍された信号が得られます。これがPLL方式による周波数シンセサイザの原理です。

● PLL回路の各部の動作波形

写真1-1は実際のPLL回路における動作波形を測定したもので、入力信号周波数を8 kHzと10 kHzに交互に切り替えたときの各部の波形を示しています(分周器なしの場合)。

写真(a)は位相比較器の入出力波形です。入力信号Aが8 kHzから10 kHzに急変したとき、VCOの出力Bははじめは8 kHzのままです。それから、Aの立ち上がりからBの立

ち上がりの差分だけ位相比較器の出力が“H”レベルに変化します。立ち上がりが同時の場合は出力パルスは出ません。

写真(b)はループ・フィルタの入出力とVCOの出力波形です。位相比較器から“H”レベルの信号が出力されるとループ・フィルタの出力電圧はゆっくりと上昇していき、VCOの出力周波数もそれに比例して高くなっていきます。

写真(c)は、写真(b)の時間軸スケールを5倍(200 $\mu\text{s}/\text{div.}$ から1 $\text{ms}/\text{div.}$)に変更したものです。入力周波数が急変すると位相比較器から位相差に従ったパルスが出力され、ループ・フィルタの出力がゆっくりと変化します。そしてVCOの発振周波数が入力周波数と同じになるように、ループ・フィルタの出力電圧が一定値に収束していくようすが観測されています。

このようにPLL回路は、デジタル信号とアナログ信号が混在し、入力周波数に出力周波数が同期する自動制御回路であると言えます。

なお、実際の位相比較器の方式にはいろいろな種類があります。実験で使用した位相比較器は、二つの入力信号の立ち上がりで位相を比較するデジタル・タイプです。

1.2 PLL回路および周波数シンセサイザの構成

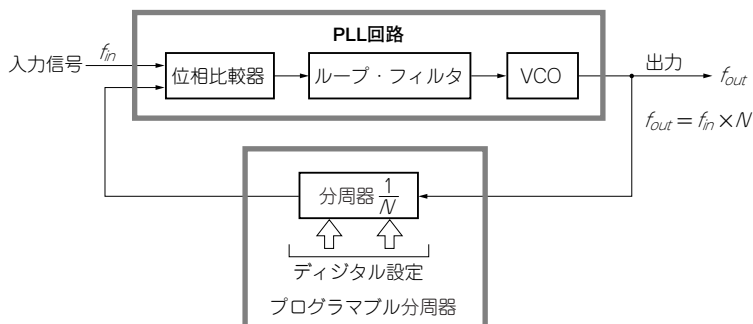
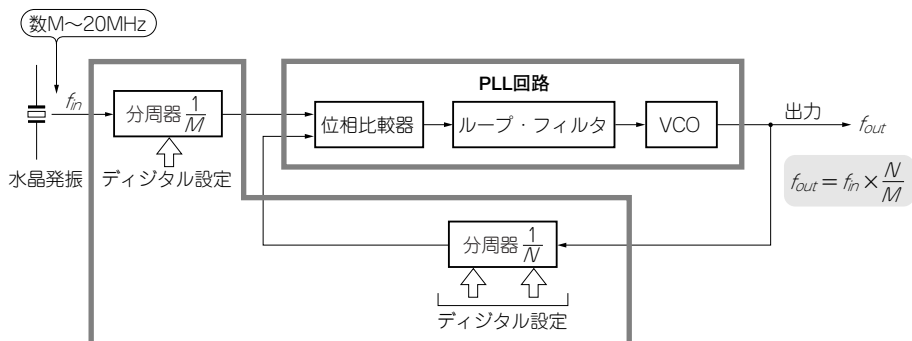
PLL回路は産業用/民生用を問わず幅広い分野で使用されており、PLLの応用分野すべてにわたって記述することは筆者の経験をはるかに越える領域です。以下に紹介する応用以外については、章末の参考文献などを参考にしてください。本書では、代表的な応用分野である周波数シンセサイザなどに用いられるPLL回路の構成方法について紹介します。

● 入力周波数のN倍出力を得る方法

PLL回路は入力波形とVCOの発振波形の位相を比較し、VCOの発振周波数を入力周波数に同期させるものです。したがって図1-2に示すように、VCOの出力を分周してから入力波形と位相比較すると、入力周波数と分周後の周波数が同一周波数、すなわちVCOの発振周波数が入力周波数の分周数倍された周波数に同期します。この分周数を外部から任意の整数値に設定できる機能をもった分周器をプログラマブル分周器(Programmable Divider)と呼んでいます。

● **見本** 入力周波数のN÷M倍出力を得る方法…入力に分周回路を入れる

図1-2に示した構成のPLL回路では、出力の周波数設定分解能が位相比較周波数に等し

〈図1-2〉 N 倍の出力周波数を得る〈図1-3〉 $N \div M$ 倍の出力周波数を得る

くなります。したがってPLL回路の出力周波数精度は、入力信号の周波数精度によって決定されます。そのため、周波数シンセサイザなどでは一般に水晶発振器から入力信号を生成します。しかし、水晶発振器が安価で安定に発振する周波数範囲は数MHz～数十MHz程度です。

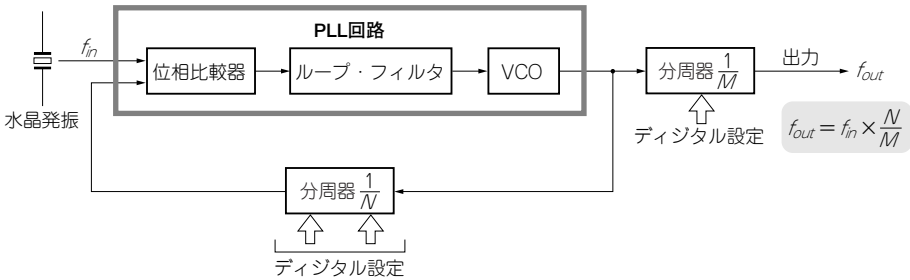
このため、細かな設定分解能が欲しいときは図1-3に示すように、数MHzで発振した周波数を必要な設定分解能周波数（1kHzや10kHzなど）まで分周してからPLL回路を構成します。

● 入力周波数の $N \div M$ 倍出力を得る方法…出力に分周回路を入れる

図1-2に示した構成のPLL回路でシンセサイザの出力周波数範囲を広げるには、分周数を広範囲にして、VCOの発振周波数もそれにしたがって広範囲に変えられるようにしな

見本

〈図1-4〉 $N \div M$ 倍の出力周波数を得る (方形波)



くとはなりません。しかし第2章で説明しますが、分周数の範囲が広がるとPLL回路としての伝達関数がそれにしただがって変化し、VCOから高純度の信号を得ることが困難になります。

また、可変できるVCOの発振周波数範囲にも限度があります。一般に発振周波数範囲が広がると、それにつれてVCO出力信号の純度も低下します。

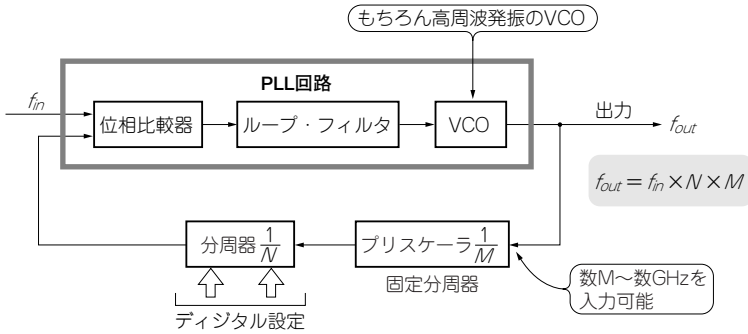
出力波形が方形波の場合には、図1-4に示すようにVCO出力に分周器を挿入して出力周波数範囲を拡大することができます。たとえば、VCOの発振周波数範囲が1 MHz～10 MHzであっても、出力分周器の分周数Mを10, 100, 1000, …と設定していけば、どんな低い周波数でも得ることができます。

● 入力周波数の $N \times M$ 倍出力を得る方法…プリスケアラを追加する

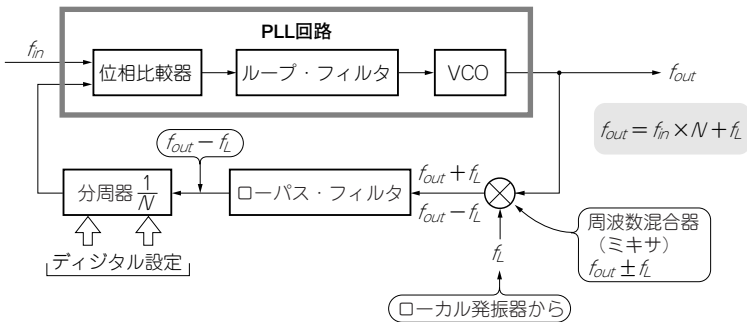
PLL回路の出力周波数を切り替えてデジタル的に変化させるためにはプログラマブル分周器を使用しますが、分周数が自由に設定できるようにするには分周器内部の構成は複雑になり、高速応答も難しくなります。汎用のプログラマブル分周器の上限周波数は10 MHz程度になっています。

分周数を固定にし、動作周波数をGHzにまで拡大したのがプリスケアラと呼ばれるものです。これは図1-5に示すように、VCOとプログラマブル分周器の間にプリスケアラと呼ばれる $1/M$ の分周器を挿入する方法で、GHzオーダのシンセサイザも可能になります。ただし、この方法はプリスケアラの分周数だけ設定分解能が犠牲になります。この犠牲を解決するのがパルス・スワロウ方式と呼ばれるものです。詳しくは後の章で説明します。

見本

〈図1-5〉 $N \times M$ 倍の出力周波数を得る

〈図1-6〉 PLL回路とヘテロダインの組み合わせ



● ヘテロダインと組み合わせる… $(f_{in} \times N) + f_L$ を得る

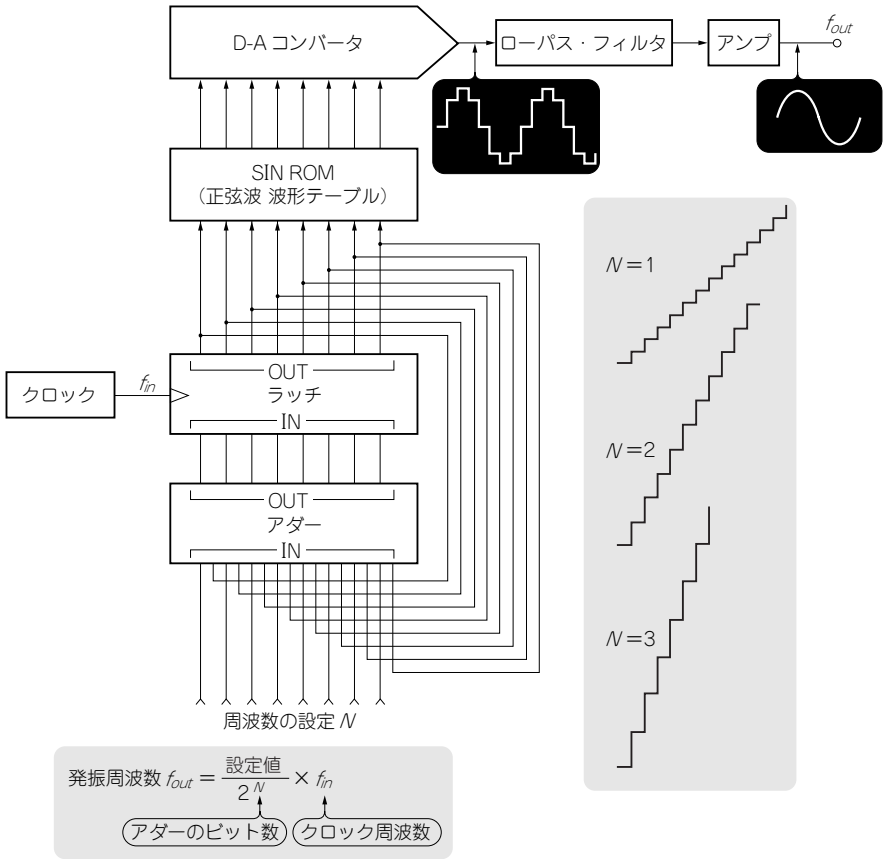
後述のコラムで図1-Bに紹介しているヘテロダイン方式は、内部発振器を用いて周波数を自由に変換することができるものです。このヘテロダインをPLL回路に応用したのが図1-6に示す構成です。

VCOの出力周波数を内部発振器の発振周波数によって低い周波数($f_{out} - f_L$)に変換してから、プログラマブル分周器で分周することができます。こうするとプリスケアラ方式のように設定分解能が犠牲にならずループ利得も低下しないので、より高純度の出力信号を得ることができます。

ただし、出力周波数範囲を広げるには内部発振器の発振周波数(f_L)を可変しなければなりません。

見本

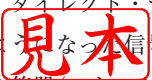
〈図1-7〉 DDSによる正弦波の発生



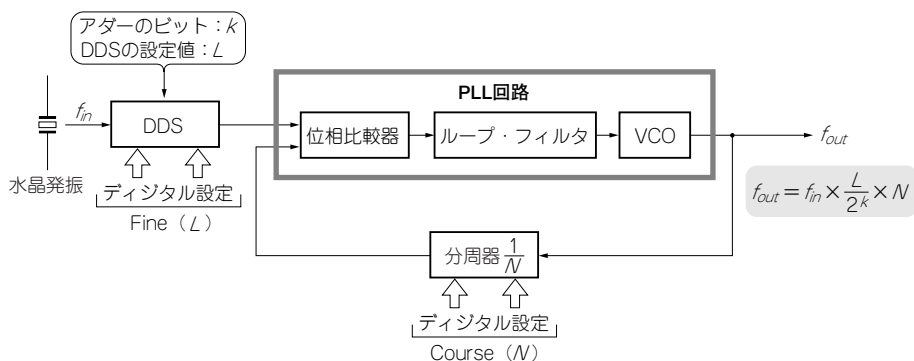
● DDS (Direct Digital Synthesizer) と組み合わせる

PLL回路で設定分解能を上げようとするとう周数が大きくなり、位相比較周波数が低くなります。このため設定値を変更したときのPLLの応答が遅くなります。また、設定分解能が増えるにつれてループ利得が下がり、出力波形の純度が劣化します(理由は後述する)。

ダイレクト・デジタル・シンセサイザ(DDS)は、LSI技術の進歩によって実用されるようになった信号発生器の方式です。DDSは図1-7に示すように、加算器とラッチで累積加算器(アキュムレータ)を構成し、クロックが来るたびに設定値を累積していきます。す



〈図1-8〉PLLとDDSを組み合わせる



ると、常に設定値に比例した速度のデジタル・データが得られ、このデータをあらかじめ正弦波データが書き込まれたROM(読み出し専用メモリ)のアドレスとして加えます。こうするとROMからは正弦波データが読み出されます。これをD-Aコンバータでアナログ波形に変換し、ローパス・フィルタでクロック成分を除去すると、純度の良い正弦波信号が得られるというものです。

DDSの設定分解能はアキュレータの桁数によって決定されます。桁数の多い加算器をLSIに組み込むことにより、数MHzの発振周波数であっても1Hz程度の分解能が実現できます。

ただし、DDSでは基準クロックの1/10程度の周波数までは比較的スプリアスの少ない波形が得られますが、周波数をそれ以上高く設定するとスプリアスが目立つようになります。つまり、DDSは低い周波数で高純度/高設定分解能が得られる優れた方式といえます。

図1-8に示すように、このDDSから得られた信号をPLLの入力信号として使用するとPLLの位相比較周波数が高くなり、しかもDDSで周波数を設定することにより高設定分解能が可能なシンセサイザが実現できます。

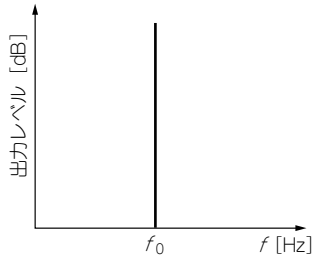
1.3 PLLシンセサイザでは信号純度がポイント

● 理想シンセサイザ出力は1本のスペクトル

PLL回路を応用してシンセサイザなどを製作するとき、得られる出力波形のきれいさ…信号純度は重要な課題です。

純粋な信号とは、原理的には図1-9に示すように単一周波数からなります。スペクトラ

〈図1-9〉
理想正弦波のスペクトラム



ム・アナライザで計測すれば、1本のスペクトルのみが観測されます。しかし、これはまったく理想的なときの話です。普通のPLL回路からの信号(VCOの出力信号)には、その多寡はありますがノイズと高調波^{ひずみ}歪み、そしてスプリアス(spurious)が含まれています。高調波歪みは基本周波数の整数倍の周波数成分で構成されますが、整数倍の周波数以外に現れる不要な周波数成分を一般にスプリアスと呼んでいます。

PLL回路では、位相比較周波数成分の漏れにより、発振周波数から比較周波数の整数倍だけ離れた高低の両側にスプリアスが発生しやすくなります。

このうち、ノイズとスプリアスにはAM(Amplitude Modulation；振幅変調)性のもものとFM(Frequency Modulation；周波数変調)性ものがあります。また、発振周波数近傍のFM性ノイズのことを位相ノイズと呼んでいます。したがって、PLL回路で生成したクロックのジッタ(周波数のゆらぎ)はFM性ノイズということになります。

信号周波数の整数倍の不要波(高調波)は、フィルタで簡単に除去することができるのであまり問題になりません。しかし、キャリア近傍のノイズとスプリアスは一度発生すると除去するのが難しく、PLL回路で信号を生成する際は、この二つの成分がいかに少ないかが信号純度に大きく影響します。

理想的な正弦波出力シンセサイザの出力信号 v_o は図1-9に示したように、一般に、

$$v_o = A \sin(2\pi f_0 t) \dots\dots\dots (1-1)$$

A ：出力振幅、 f_0 ：出力周波数

で表せ、単一周波数だけから成ります。

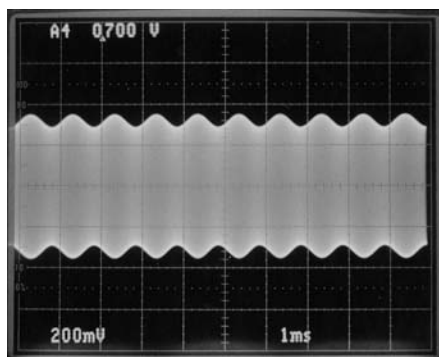
しかし現実には、信号にノイズ(歪みや干渉によって生じた不要波)が混入したり、スペクトラム・アナライザの周波数分解能(resolution band-width)が有限であることや、内部スプリアスなどのために、1本のスペクトルのみが観測されることはまずありません。



シンセサイザの信号純度を悪化させる要因には、発生した信号波形の歪みやノイズのほかに、発生した信号が何らかの理由で変調されてしまうという現象があります。

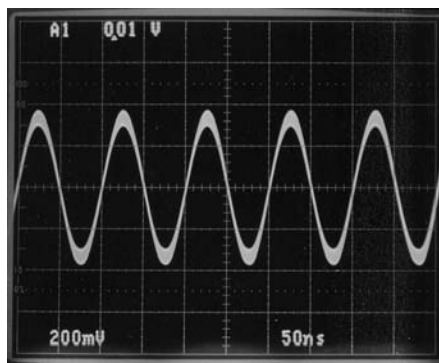
〈写真1-2〉

10 MHzのキャリアを1 kHz/10%で
AM変調した波形



〈写真1-3〉

写真1-2と同じ波形で時間軸を
50 ns/div.にしたときの波形



変調の種類には、先に示した式(1-1)の振幅 A が変化を受けるとこれは振幅変調… AM になります。また、周波数 f_0 が変化を受けると周波数変調… FM になります。

● AM…振幅変調が起こると…AM性ノイズ

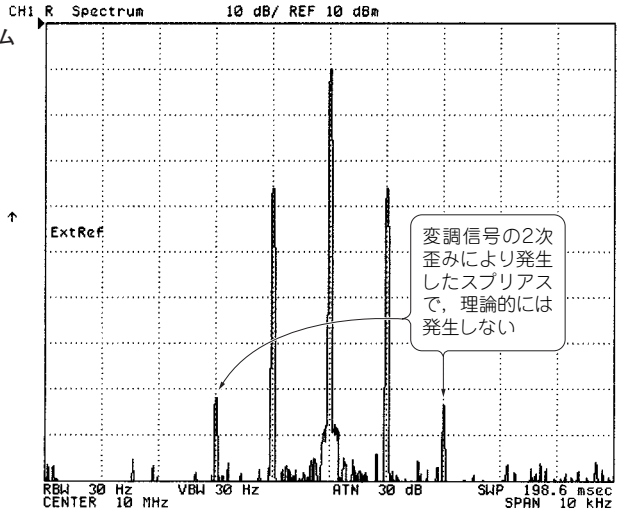
変調を考えると、それぞれの波形は、変調を受ける信号を搬送波(キャリア, Carrier Wave)、変調する信号を変調波(Modulation Signal)、変調された搬送波を被変調波(Modulated Carrier)と呼びます。

写真1-2に示すのは、10 MHzのキャリアを1 kHzの変調波で振幅変調した波形です。キャリアの上に1 kHzの変調波が見えます。キャリアそのものの波形を観測するために時間軸を速くして見たのが写真1-3です。10 MHzのキャリアの振幅が、キャリアよりも低い周波数1 kHzで変調されているため、変調を受けている部分が太くなっているのがわか

見本

〈図1-10〉

写真1-2のAM波のスペクトラム
 (10 dB/div., 1 kHz/div.)
 キャリア周波数: 10 MHz
 変調信号周波数: 1 kHz
 変調度: 10 %



ります。

AM波 v_{AM} は、キャリアを $V_C \sin(2\pi f_c t)$ 、変調信号を $V_S \cos(2\pi f_M t)$ とすると、

$$v_{AM} = \{V_C + V_S \cos(2\pi f_M t)\} \sin(2\pi f_c t) \dots\dots\dots (1-2)$$

で表すことができます。そして、キャリアの振幅と変調信号振幅の比

$$m = \frac{V_S}{V_C}$$

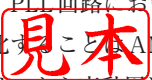
を変調度と呼びます。したがって、

$$\begin{aligned} v_{AM} &= V_C \sin(2\pi f_c t) + m V_C \cos(2\pi f_M t) \sin(2\pi f_c t) \\ &= V_C \sin(2\pi f_c t) + \frac{m}{2} V_C \sin\{2\pi(f_c + f_M)t\} + \frac{m}{2} V_C \sin\{2\pi(f_c - f_M)t\} \end{aligned}$$

となって、AM波はキャリアから変調周波数だけ f_M 離れた両側に変調信号振幅の半分のスペクトルが発生することになります。

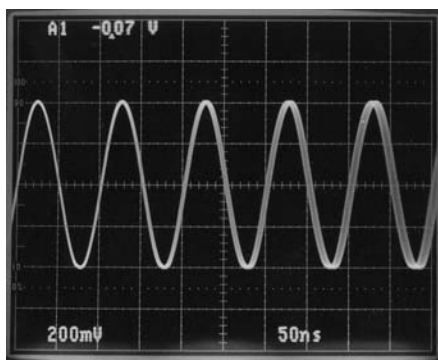
写真1-2の信号をスペクトラム・アナライザで観測したのが図1-10です。ここでは変調度が10%なので、両側のスペクトラムは10% (-20 dB)の半分(-6 dB)で、キャリアより-26 dB下がったレベルになっているのがわかります。

PLL回路において、電源電圧の変動などによって電圧制御発振器VCOの出力波形が変化する。これはAM変調されていることになります。したがって、VCOの出力波形はキャリアから変調周波数だけ離れた両側にスプリアスが発生することになります。



〈写真1-4〉

10 MHzのキャリアを 100 kHzの
周波数偏移で FM 変調した波形



PLL回路では、VCOの周波数成分のみが検出/フィードバックされ、位相比較されるので、いったんVCOで発生したAM変調成分は改善されません。

● FM…周波数変調されると…FM性ノイズ

写真1-4は、10 MHzのキャリアが100 kHz周波数偏移するようにFM変調した波形です。波形の最初のところはトリガがかかっているためブレていませんが、後半のほうになるとFM変調されているためブレて観測されています。

FM変調波は、

$$\text{変調指数}(\beta) = \frac{\text{最大周波数偏移}(\Delta f)}{\text{変調周波数}(f_M)}$$

とすると、次のように表せます。

$$v_{FM} = V_C \cos \{2 \pi f_c t + \beta \sin(2 \pi f_M t)\}$$

この式を展開すると、

$$v_{FM} = V_C \cos(2 \pi f_c t) \cos \{ \beta \sin(2 \pi f_M t) \} - V_C \sin(2 \pi f_c t) \sin \{ \beta \sin(2 \pi f_M t) \}$$

となります。sinおよびcosのなかにさらにsinが入っているのので、次式のベッセル関数を用いて展開します。

$$\cos \{ \beta \sin(2 \pi f_M t) \} = J_0(\beta) + 2 \sum_{n=1}^{\infty} J_{2n}(\beta) \cos(4n \pi f_M t)$$

$$\sin \{ \beta \sin(2 \pi f_M t) \} = 2 \sum_{n=1}^{\infty} J_{2n+1}(\beta) \sin(2 \pi (2n+1) f_M t)$$

見本

これらの関係を代入すると、各周波数成分に分解したFM波の式が得られます。

$$\begin{aligned}
 v_{FM} = & V_C J_0(\beta) \cos(2\pi f_C t) && \text{キャリア周波数} \\
 & + V_C J_1(\beta) \cos\{2\pi(f_C + f_M)t\} - V_C J_1(\beta) \cos\{2\pi(f_C - f_M)t\} && \text{第1上下側波} \\
 & + V_C J_2(\beta) \cos\{2\pi(f_C + 2f_M)t\} - V_C J_2(\beta) \cos\{2\pi(f_C - 2f_M)t\} && \text{第2上下側波} \\
 & + \dots \\
 & + V_C J_n(\beta) \cos\{2\pi(f_C + nf_M)t\} - V_C J_n(\beta) \cos\{2\pi(f_C - nf_M)t\} && \text{第}n\text{上下側波} \\
 & + \dots
 \end{aligned}$$

このように、FM変調された信号は単一正弦波で変調されたときでも、多数の側波成分を生じます。そしてスプリアスはキャリアの両側に変調周波数の整数倍離れた周波数に発生し、周波数偏移が多くなるにつれスプリアスの数が増加することになります。

ちなみに、第1側波の係数は下式から求められます。

$$J_1(\beta) = \sum_{r=0}^{\infty} \frac{(-1)^r}{r!(r+1)!} \left(\frac{\beta}{2}\right)^{1+2r} = \frac{\beta}{2} - \frac{\beta^3}{1!2!2^3} + \frac{\beta^5}{2!3!2^5} - \frac{\beta^7}{3!4!2^7} + \dots$$

したがってPLL回路では、位相比較周波数成分によるリップル電圧でVCOがFM変調されると、キャリアの両側に位相比較周波数の n 倍だけ離れた点にスプリアスが発生することになり、リップル電圧の量が増大していくとスプリアスの数が増え、ベッセル関数にしたがってキャリアの振幅が減少していくことになります。

● FM性ノイズの影響

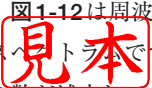
VCOに使用している半導体で発生した雑音によってVCO出力波形がFM変調されると、キャリアから雑音の周波数成分にあたる帯域で雑音レベルが上昇することになります。

PLL回路では半導体の雑音や電源変動そして漏れ磁束などによってVCOがFM変調され、VCO出力信号にスプリアスが発生することになります。

VCOで発生した周波数変動によるスプリアス成分は、原理的にはPLLループの帰還量に比例してスプリアス量を抑圧することができます。しかし、PLLの帰還量が大きくなるのはごく低い周波数なので、VCOの裸の信号出力の純度を良くすることが大切です。

図1-11は、10 MHzのキャリアを100 kHz正弦波で100 kHzの周波数偏移が生じるようにFM変調したときのスペクトラムです。100 kHzの正弦波で変調しても、ベッセル関数に従って多数のスペクトラムが発生することがわかります。

図1-12は周波数偏移を10 kHzにしたとき、図1-13は周波数偏移を1 kHzにしたときのスペクトラムです。このように、FM変調の周波数偏移が減少するにつれ、スペクトラムの数が減少していきます。



〈図1-11〉

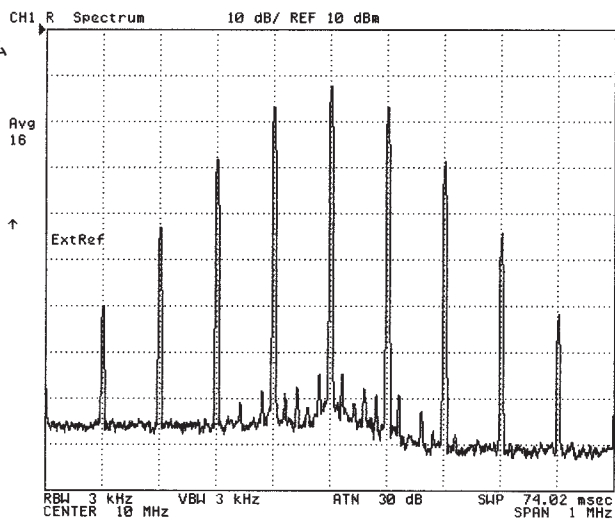
写真1-4のFM波のスペクトラム

(10 dB/div., 100 kHz/div.)

キャリア周波数：10 MHz

変調信号周波数：100 kHz

周波数偏移：100 kHz



〈図1-12〉

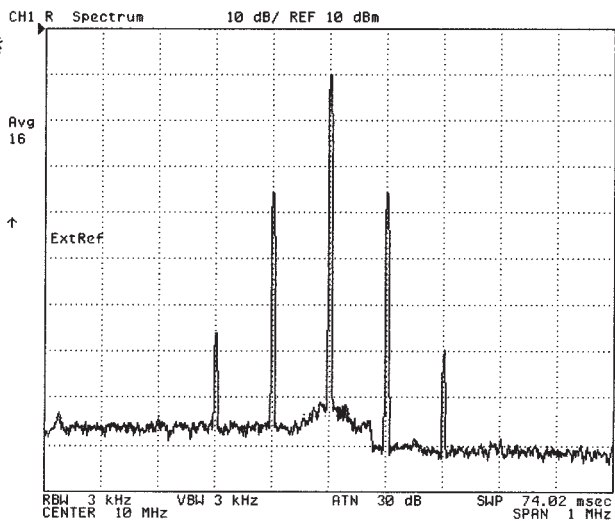
周波数偏移を10 kHzとしたときのスペクトラム

(10 dB/div., 100 kHz/div.)

キャリア周波数：10 MHz

変調信号周波数：100 kHz

周波数偏移：10 kHz



見本