

# 第 1 章

## 受動部品

James Bryant, Walt Jung, Walt Kester / 訳：北村 透

OP アンプやその他の高精度アナログ IC を利用した回路設計をするとき、性能の悪い受動部品を利用しないようにしなければなりません。不適当な受動部品を選択すると、最高の OP アンプやデータ・コンバータを利用しても、その回路設計は失敗に終わってしまいます。本章では、OP アンプ回路における受動部品の一般的な「落とし穴」について述べることにします。

高価な高精度 OP アンプやデータ・コンバータを基板に実装したところ、システムが要求仕様を満足していないことに気付くことがあります。ドリフトや周波数特性、ときには発振で苦しむこともあるでしょう。あるいは単に期待した性能が出ないこともあるでしょう。このとき、デバイスを疑うまえに、受動部品…たとえばコンデンサ、抵抗、ポテンシオメータあるいはプリント基板…を十分に吟味したほうがよいでしょう。受動部品の小さな誤差、温度、寄生効果、経時変化、実装工程などが、あなたが意識しない影響を回路に与えているかもしれません。これらの影響は受動部品メーカーが規定していない特性（あるいはデータシートでちょっとだけ触れている特性）の影響なのです。

一般的に、12ビット以上の分解能のデータ・コンバータか数百円の OP アンプを利用する場合、受動部品に十分な注意を払わなければなりません。12ビットの D-A コンバータを例にあげると、1/2LSB はフルスケールの 0.012% (122 ppm) に当たります。複数の受動部品の誤差の累積は、この値をはるかに越える誤差をもたらします。しかし、問題を解決するために最も高価な受動部品を購入する必要はありません。通常、数十円の適切なコンデンサを選択すれば十分な性能と、非常に高価な部品と比較しても、コストパフォーマンスの優れた設計ができます。受動部品の基本的な理解と解析に労力を払う価値が十分に

見本

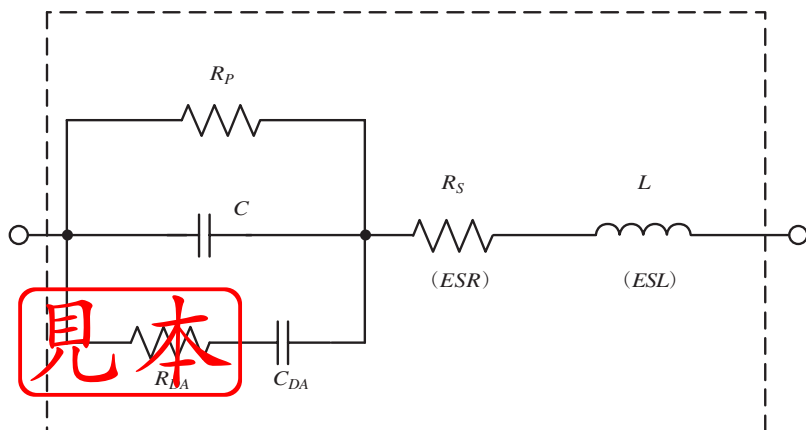
## 1-1 コンデンサ

ほとんどの設計者は、入手可能な種々のコンデンサについて慣れ親しんでいることと思います。しかし、コンデンサの種類があまりに多いために、コンデンサを利用した高精度回路における動的/静的な誤差発生メカニズムを忘れてしまうことがあります。コンデンサの種類は、ガラス・コンデンサ、アルミ箔電解コンデンサ、固体タンタル・コンデンサ、タンタル箔電解コンデンサ、マイカ・コンデンサ、セラミック・コンデンサ、テフロン・コンデンサ、そしてポリエステル、ポリカーボネート、ポリスチレン、ポリプロピレンを含むフィルム・コンデンサなどがあります。さらに、実装方法で区分すると、従来からあるリード・タイプと最近多数利用されている表面実装タイプがあります。

図1-1にコンデンサの動作モデルを示します。キャパシタンス  $C$  が、絶縁抵抗(漏れ電流を生じる)を表す並列抵抗  $R_P$  で短絡されています。コンデンサのリード線や電極の抵抗を代表する第2の抵抗  $R_S$  (等価直列抵抗; ESR) は、コンデンサに直列に接続されます。

コンデンサの特性を各要素に分離することは簡単ではありません。個々の特性とモデルの関係を明確に説明することは困難です。インダクタンス  $L$  (等価直列インダクタンス; ESL) は、リード線や電極のインダクタンスを表します。抵抗  $R_{DA}$  とキャパシタンス  $C_{DA}$  の組み合わせは、誘電体吸収 (dielectric absorption; DA) を単純化したモデルです。この誘電体吸収効果は、高速および低速回路の動特性に大きな影響を与えることがあります。実際のコンデンサは、 $R_{DA}$  と  $C_{DA}$  の直列回路を複数個並列接続した回路と考えることができます。これらの寄生RC素子は、タイミング回路の特性を劣化させることがあります。以下に現象の詳細を述べます。

〈図1-1〉寄生素子を含む実際のコンデンサの等価回路



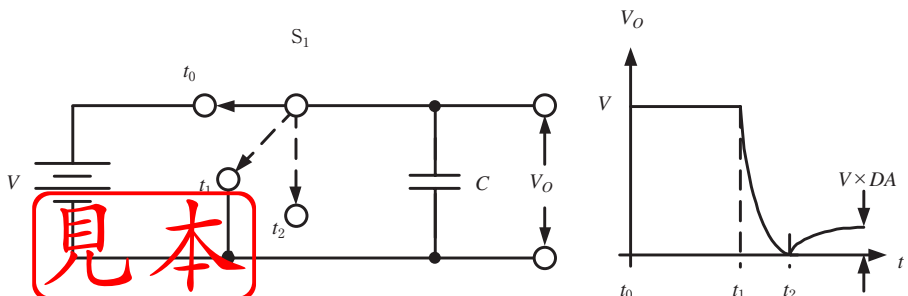
## ●誘電体吸収 (Dielectric Absorption ; DA)

誘電体吸収(「ソーケイジ (soakage)」または「誘電体ヒステリシス」とも呼ばれる)は、コンデンサの寄生効果のなかで大きな影響を与える可能性をもった効果であるにもかかわらず、あまりよく理解されてはいません。放電時に、ほとんどのコンデンサは、メモリ効果により充電した電荷をすべて放電することができません。

図1-2にこの現象を図示します。左図に示されるように、コンデンサは電源電圧  $V$  まで充電されたのち、時刻  $t_1$  でスイッチ  $S_1$  により短絡されて放電します。その後、 $t_2$  においてコンデンサの端子は開放されます。すると端子電圧はゆっくりと上昇し、ほぼ一定の電圧に達します。この残留電圧の原因は誘電体吸収であり、右図に示されるように充電-放電-復帰シーケンスの時間と電圧で決定されます。復帰電圧の誤差は充電電圧  $V$  と使用されているコンデンサの誘電体吸収の特性に比例します。

誘電体吸収を測定あるいは規定する標準的な方法は極めて少ないと言えます。測定結果は、コンデンサに充電された電圧と、再び現れた電圧の比をパーセントで表します。標準的な試験手順は以下のとおりです。まず、コンデンサを十分に長い時間充電し、その後、短い一定時間だけ短絡します。さらにコンデンサを開放状態で一定時間放置し、端子電圧を測定します[詳細は参考文献(8)を参照のこと]。ここでは基本的な現象を説明しましたが、実際のコンデンサは極めて広い範囲の誘電体吸収による誤差を示し、その誤差は誘電体の種類により決定され、1%程度か、それ以下の値を示します。実際の誘電体吸収はいろいろな形で現れます。積分器がリセット後に0Vにならない、電圧-周波数変換回路が予期しない非直線性を示す、あるいはサンプル&ホールド回路が一定とならない誤差を示したりします。サンプル&ホールド回路で発生する現象は、データ収集システムの隣り合ったチャンネルに、フルスケールに近い電位差が印加されたとき特に大きな影響を与えます。

〈図1-2〉誘電体吸収を規定する充放電後の開放残留電圧



〈図1-3〉サンプル&ホールド回路において誘電体吸収が発生する誤差

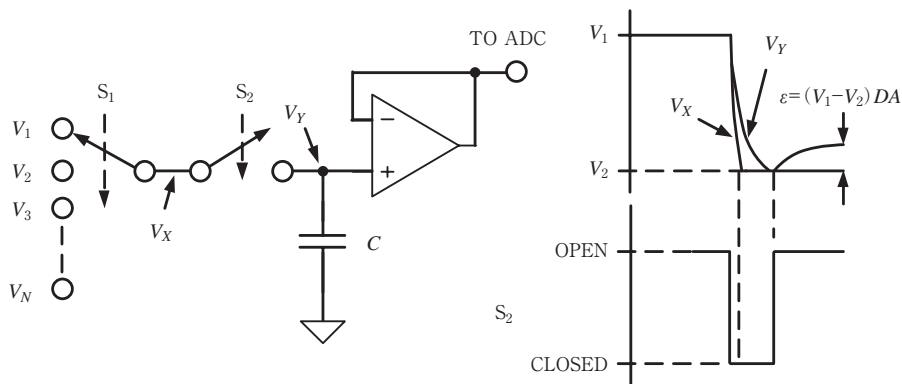


図1-3は簡単なサンプル&ホールド回路における誘電体吸収誤差を示します。左図において、スイッチ  $S_1$  と  $S_2$  はそれぞれサンプル&ホールド回路のマルチプレクサとサンプル&ホールド・スイッチを示しています。ここで、マルチプレクサの出力電圧を  $V_X$ 、A-Dコンバータに印加するためにOPアンプで増幅した後に  $C$  でホールドする電圧を  $V_Y$  とします。右のタイミング図に示されるように、誘電体吸収による誤差電圧  $\epsilon$  はコンデンサが開放されているホールド・モードの間に現れます。この電圧は  $V_1$  と  $V_2$  の差に比例するため、それぞれの電圧がダイナミック・レンジの最大値と最小値を取ったとき、もっとも大きな値となります。サンプル&ホールド回路の誘電体吸収による誤差を最小にする現実的な方法は、最良のコンデンサを利用することです。

誘電体吸収現象は、コンデンサの製造工程や電極材料により影響を受けることもありますが、おもに誘電体材料の特性で決定されます。誘電体吸収は充電電圧に対して発生する電圧のパーセントで定義されます。テフロン、ポリスチレン、ポリプロピレン・コンデンサにおいては0.02%ですが、電解コンデンサでは10%か、あるいはそれ以上のこともあります。特殊なポリスチレン・コンデンサの誘電体吸収は約0.002%です。

一般的な高誘電率セラミック・コンデンサやポリカーボネート・コンデンサの誘電体吸収は0.2%程度ですが、この値は8ビットでの1/2 LSBに相当します。シルバード・マイカ、ガラス、タンタル・コンデンサはさらに大きく1~5%程度の値を示し、ポリエステルは0.5%程度を示します。コンデンサの規格表に、利用しようとしている電圧レンジや時間における誘電体吸収が規定されていない場合は注意してください。そのような場合は、低い誘電体吸収を規定しているほかのタイプのコンデンサを選択したほうが無難でしょう。

誘電体吸収は、ハイパス・フィルタやACアンプの高速セトリング回路などの過渡応答

において長いセトリングの原因となります。このような用途に利用されるコンデンサでも、**図 1-1** に示した  $R_{DA}$  と  $C_{DA}$  で決定される時定数が数 ms を示すことがあります。さらに長い時定数もまれではありません。複数の異なる時定数をもつ  $R_{DA}$ ・ $C_{DA}$  並列回路でモデル化されるデバイスもあります。高速充電、高速放電用途で誘電体吸収はアナログ・メモリのようふるまいます。コンデンサが過去の充電電圧を思い出そうとしているかのようです。

回路によっては誘電体吸収の特性が単純で、簡単に定義できる場合もあり、特別な調整を実施することにより補正することができます。たとえば、積分器の積分コンデンサと並列に誘電体吸収と等価な負性抵抗帰還回路を接続することで補正できます。このような補正を施すことにより、サンプル&ホールド回路の性能を 10 倍以上高めることができます [文献 (6) 参照]。

### ●コンデンサの寄生インピーダンスと損失

**図 1-1** にコンデンサの漏れ抵抗  $R_p$  と等価直列抵抗  $R_s$ 、そして直列インダクタンス  $L$  を示しました。これらの寄生インピーダンスは回路の特性を劣化させます。これらの効果をまとめて損失 ( $DF$ ) と定義することができます。

コンデンサの漏れ電流は、電圧を加えたときに誘電体に流れる微小電流です。等価回路は単純なコンデンサに並列接続された絶縁抵抗  $R_p$  ですが、このリーク電流は実際には電圧に対して非直線な値を示します。製造メーカは誘電体の自己放電時定数として、リーク抵抗と容量の積をとり、 $M\Omega \cdot \mu F$  [秒] として表すこともあります。リークの多い電解コンデンサの場合、この値は 1 秒より小さな値をとり、セラミック・コンデンサの場合は 100 秒程度です。ガラス・コンデンサの場合、自己放電時定数は 1000 秒以上です。しかし、もっとも漏れ電流が少ないコンデンサはテフロン・コンデンサや特定のフィルム・コンデンサ (ポリスチレン、ポリプロピレン) で、 $1,000,000 M\Omega \cdot \mu F$  に達します。このようなコンデンサでは、リーク電流は誘電体内部ではなく、素子のケースや配線など機構構成物の表面を流れます。

等価直列インダクタンス  $ESL$  (**図 1-1** 参照) は、コンデンサのリード配線や電極で発生し、高周波において本来なら容量性のリアクタンスを示すコンデンサ特性が誘導性になってしまいます。 $ESL$  の値はコンデンサの内部構造に強く依存します。金属箔を巻いた筒状タイプのコンデンサは、モールドされたラジアル・リードのコンデンサと比較して、かなり大きな  $ESL$  を示します。多層セラミック・コンデンサやフィルム・タイプのコンデンサは最も小さな直列インダクタンスを示し、タンタル・コンデンサや電解コンデンサは一般に最も大きな値を示します。その結果、一般的な電解コンデンサだけで高速信号をバイパスすることは通常ではありません。高速信号のバイパス・コンデンサ用に作られた特殊なタンタル・コンデンサやアルミ電解コンデンサを利用します。これらは、次章で述べ

るように、スイッチング電源用に設計されたタンタル・コンデンサやアルミ電解コンデンサです。

コンデンサの製造メーカは、等価直列インピーダンスをインピーダンス-周波数特性のグラフで定義する場合があります。このカーブは低周波の部分ではほぼ容量性ですが、高い周波数では直列インダクタンスの影響によりインピーダンスが増加します。

等価直列抵抗 *ESR* (図 1-1 では抵抗  $R_S$ ) の原因は、コンデンサのリードや電極の抵抗です。すでに述べたように多くのメーカは *ESR*, *ESL*, リーク電流をひとまとめにし、損失 *DF* (Dissipation Factor) で表しています。損失はコンデンサの効率の悪さを示します。製造メーカは、コンデンサの1サイクル中に失われたエネルギーと保存されたエネルギーの比として定義しています。ある周波数における *ESR* とコンデンサの総リアクタンスの比は、*DF* の値にほぼ等しく *Q* の逆数と等価な値となります。よって、 $Q = 1/DF$  (*DF* は数値で示される) と近似されます。たとえば *DF* が 0.1% であれば、この値は 0.001 ですから、逆数を計算すれば *Q* は 1000 となります。この損失は温度と周波数によって変化します。マイカ・コンデンサやガラス・コンデンサの *DF* は一般に 0.03% ~ 1.0% です。一般的なセラミック・コンデンサの *DF* は室温において 0.1% ~ 2.5% です。電解コンデンサは通常大きな値を取ります。フィルム・コンデンサは最も良く、0.1% 未満です。安定なセラミック・コンデンサ、特に COG (あるいは NPO と呼ばれている。訳者注: COG が一般的な呼び名になってきている) タイプのコンデンサの *DF* は、フィルム・コンデンサと同等かそれ以下の値です。

### ● 誤差、温度とその他の影響

一般的に、高精度コンデンサは高価で入手が困難な場合もあります。実際に利用できるのは、限られた範囲の容量値と限られた誤差のコンデンサです。大容量コンデンサについて考えると、比較的性能のよいフィルム・コンデンサは 10  $\mu\text{F}$  以下に限られています (大きさと価格の制約がある)。容量誤差の小さなコンデンサは、COG (NPO) セラミック・コンデンサとある種のフィルム・コンデンサで、 $\pm 1\%$  誤差のものが入手可能ですが、納期が長い場合があります。 $\pm 1\%$  の各種フィルム・コンデンサは一般に受注生産品です。

ほとんどのコンデンサは温度により特性が変化します。誘電体吸収や誘電体損失、容量値は温度とともに変化します。コンデンサの特性は温度とともに直線的に変化するものもありますが、非直線的に変化するものもあります。サンプル&ホールド回路においてコンデンサ容量値の温度変化は一般に重要ではありませんが、極端に大きな温度係数 *TC* (Temperature Coefficient, ppm/ $^{\circ}\text{C}$  で表される) は高精度積分器、*V-F* 変換回路や発振回路の性能を劣化させます。COG (NPO) セラミック・コンデンサは、*TC* が 30 ppm/ $^{\circ}\text{C}$  で最高の安定度を示します。ついでポリスチレンやポリプロピレン・コンデンサが 100 ~

見本

200 ppm/°Cと安定です。コンデンサの安定度が重要な場合、数百 ppm/°Cのコンデンサや温度係数が非直線的なコンデンサを選択してはいけません。

予想される環境条件から、コンデンサの最高動作温度を考慮する必要があります。たとえば、ポリスチレン・コンデンサは約 85 °C で溶け始めますが、テフロン・コンデンサは 200 °C でも動作します。

実際の回路において、誘電体吸収や容量値は印加電圧の影響を受け（電圧係数と呼ばれる）、コンデンサが要求性能を満たさなくなることがあります。コンデンサ・メーカは必ずしも電圧係数を明確に定義していませんが、設計者は電圧係数の影響を考えなければなりません。たとえば、高誘電率系のセラミック・コンデンサに定格ぎりぎりの電圧を印加すると、容量値は半分以下になってしまいます。このことは歪みの発生を意味しますから、高誘電率系のセラミック・コンデンサをフィルタ回路などに用いることはできませんが、電源のバイパス・コンデンサであれば問題はありません。面白いことに COG (NPO) タイプは同じセラミックのなかでも安定な誘電体で、低い電圧係数を備えています。

同じように、コンデンサの容量値や誘電体損失は、誘電率の周波数依存性により周波数とともに大きく変化します。ポリスチレン、ポリプロピレンやテフロンはこの特性が良い誘電体材料と言えます。

### ●重要な部品は最後に実装のこと

設計者の心配は回路設計が終了しても尽きません。最高のデザインをもってしても、プリント基板への実装時の問題がすべてをだめにしてしまうことがあります。たとえば、一般的に利用されているある洗浄液は電解コンデンサに浸透していきます（ゴムで蓋がしてあるタイプはとりわけ洗浄時に問題が起きやすい）。

さらに悪いことに、フィルム・コンデンサ（特にポリスチレン・コンデンサ）の種類によっては、洗浄液に触れると溶けてしまうこともあります。これ以外の種類のコンデンサであっても、リード線を粗雑に扱うと再現しにくい間欠的な故障を引き起こします。金属箔をエッチングしたタイプは、このような問題を引き起こしやすいといえます。問題を避けるために、できるならばこのような部品は最後に実装するのがよいでしょう。

表 1-1 にいろいろなコンデンサの特徴をまとめ、おおよそ誘電体吸収特性の良い順に並べました。この表をまとめるにあたり、部品メーカのカタログを参照しました（本章最後の参考文献を参考のこと）。

設計者はコンデンサの故障モードも考慮しなければなりません。たとえば、メタライズド・フィルム・コンデンサは自己修復性を備えています。最初に、絶縁膜の小さなピンホールにより電極間が短絡します。しかし、電極間に流れる電流が熱を発生し、短絡は融け去り、若干の容量の減少を伴いますが元の状態に復帰します。ただし、高インピーダンス

見本

回路では十分な電流が流れないために短絡は溶融されず、故障は解消されません。

タンタル・コンデンサはフィルム・コンデンサとは様子が異なり、故障発生箇所の温度がゆっくりと上昇すると自己修復作用が認められます。したがって、タンタル・コンデン

〈表 1-1〉各種コンデンサの比較

タイプ	代表的な DA	長 所	短 所
ポリスチレン	0.001 ~ 0.02 %	安価 DA 小 高安定度 (0 ~ 120 ppm/°C)	温度により劣化 (> 85 °C) 大きい インダクタンス大 ベンダが限られる
ポリプロピレン	0.001 ~ 0.02 %	価格は中程度 DA 小 安定 (0 ~ 200 ppm/°C) 広範囲の容量あり	温度により劣化 (> 105 °C) 大きい インダクタンス大
テフロン	0.003 ~ 0.02 %	小 DA 品あり 高安定 動作温度範囲が広い (+125 °C以上) 広範囲の容量あり	高価 大きい インダクタンス大
ポリカーボネート	0.1%	高安定 安価 動作温度範囲が広い 広範囲の容量あり	大きい DA は 8 ビット相当 インダクタンス大
ポリエステル	0.3 ~ 0.5 %	安定度は中程度 安価 動作温度範囲が広い インダクタンス小 (フィルムの積み重ね構造)	大きい DA は 8 ビット相当 インダクタンス大 (通常品)
セラミック (COG)	0.1 % 以下	小型 安価, 多数のベンダ 高安定 (30 ppm/°C) 1 % 精度あり インダクタンス小 (チップ品)	DA は一般的に小 (規格なし) 高容量はなし (10 nF 以下)
モノリシック・セラミック (高誘電率系)	0.2 % 以上	インダクタンス小 (チップ品) 容量範囲大	不安定 DA 大 電圧係数大
マイカ	0.003 % 以上	高周波のロス小 インダクタンス小 高安定 1 % 精度あり	大きい 高容量はなし (10 nF 以下) 高価
アルミ電解	極めて大	大容量 大電流 高耐圧 小型	リーク電流大 一般的には有極性 安定度, 精度ともに悪い インダクタンス大
タンタル	極めて大	小型 大容量 中程度のインダクタンス	リーク電流大 一般的には有極性 高価 安定度, 精度ともに悪い

見本



サでは故障部分に流れる電流が制限され、温度が徐々に上昇する高インピーダンス回路で自己修復性が高くなります。高電流回路でタンタル・コンデンサを利用するときは注意が必要です。

電解質を利用したコンデンサの寿命は、内部の電解質がケースの蓋から染み出る割合によって決まります。エポキシ封止はゴム封止より良い封止性を示しますが、逆電圧や過大電圧が印加されると破裂することがあります。有極性コンデンサは絶対最大定格を越える電圧印加から保護しなければなりません。

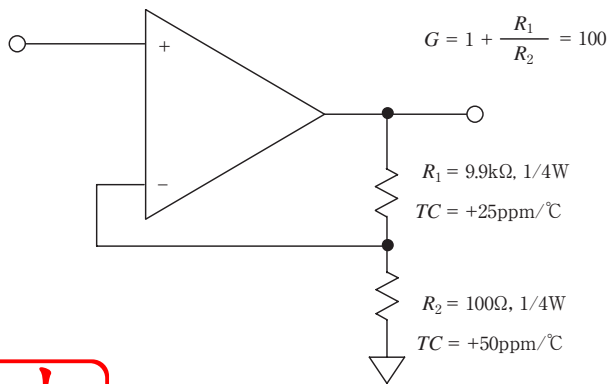
## 1-2 抵抗とポテンショメータ

抵抗は、ソリッド・カーボン抵抗、カーボン・フィルム抵抗、金属抵抗、金属箔抵抗、巻き線抵抗、無誘導巻き線抵抗など、きわめて豊富な種類が存在します。最も基本的でおそらく最もトラブルの少ない電子部品であるために、抵抗器が高精度回路の誤差要因となることを見逃しがちです。

不適當な抵抗の選択は、12ビット・クラスのシステムにおいて122 ppm (1/2 LSB相当) を大きく越える誤差を発生します。あなたが最後に抵抗のカタログを読んだのはいつですか？ カタログ・データを再検討してみたら、きっと驚くに違いありません。

図1-4に示す、 $R_1$ と $R_2$ によってゲイン100に設定された非反転回路を考えてみましょう。この二つの抵抗の温度係数は明らかに誤差要因となります。OPアンプのエラーは無

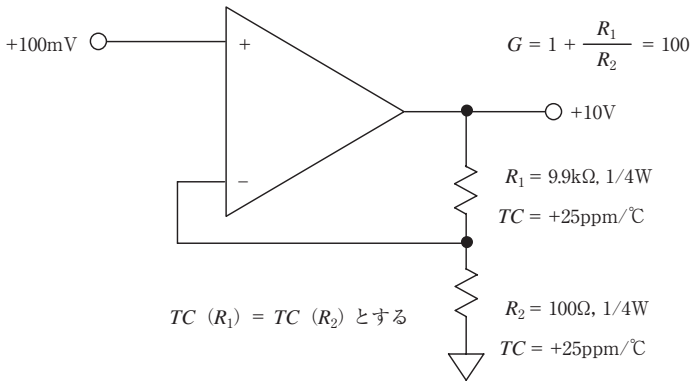
〈図1-4〉抵抗の温度係数の差によって発生する回路のゲイン誤差



見木

- ・10°Cの温度変化は250 ppmのゲイン誤差を発生する
- ・250 ppmは12ビット・システムの1LSBに相当し、16ビット・システムではさらに大きな誤差となる

〈図1-5〉理想的なTC特性を示す抵抗において発熱量の差に起因するゲイン誤差



$R_1$  および  $R_2$  の熱抵抗：125℃/W

$P_D = 9.9\text{mW}$  で  $R_1$  の温度上昇は1.24℃

$P_D = 0.1\text{mW}$  で  $R_2$  の温度上昇は無視できる程度

ゲイン変化は31 ppm, すなわち14ビット・システムの1/2 LSB相当

視できるほど小さく、抵抗は25℃において99：1の比になっていたと仮定してみましょう。もし仮に抵抗の温度係数の差が25 ppm/℃だったとしても、10℃の温度変化でアンプのゲインは250 ppm変化します。この値は12ビット・システムにおいておおよそ1 LSBに相当し、16ビット・システムにおいてはとんでもなく大きな誤差となります。温度変化はいくつかの点で図1-4の増幅回路の精度を制限しています。この回路において抵抗の相対値が一致していれば他のOPアンプの回路でもゲインは部品定数の比で決定される、絶対値の温度係数はあまり重要ではありません。しかしそうであっても、いくつかの種類の抵抗は高精度回路に不向きです。たとえば、ソリッド・カーボン抵抗は約1500 ppm/℃の温度係数をもち、高精度回路には向きません。カーボン抵抗の相対誤差が、仮に1%（ありえない話だが）であったとしても、15 ppmの相対温度係数は8℃の温度変化で120 ppmの誤差を発生します。

さまざまなメーカーから、絶対温度係数が±1 ppm～±100 ppmの金属皮膜抵抗や金属箔抵抗が発売されています。抵抗のTC、特に異なる製造バッチから選ばれた抵抗のTCは大きな誤差要因となることに注意しましょう。この種のトラブルを避けるために、相対温度係数が2～10 ppm/℃のパイ抵抗を利用することができますが、高価です。また、集合金属皮膜抵抗は安価なうえ相対誤差が少ないためよく利用されています。

図1-5に示す回路の抵抗 $R_1$ 、 $R_2$ が1/4 W抵抗で、温度係数がどちらもちょうど25 ppm/℃であったと仮定してみましょう。ぴったり25 ppm/℃の温度係数であっても大き

〈表 1-2〉 抵抗の温度誤差を最小にするために重要な点

- ・ 抵抗温度係数のマッチングを近くする
- ・ 絶対温度係数の小さな抵抗を利用する
- ・ 熱抵抗の小さな抵抗を利用する (大電力なら大きなものを使う)
- ・ 熱結合された抵抗を利用する (集合抵抗の利用)
- ・ 抵抗比が大きいときはステップ・アッテネータの採用を考慮する

な誤差が発生します。入力信号が 0 V のときは、抵抗で電力は消費されません。しかし、入力信号が 100 mV になると  $R_1$  の端子電圧は 9.9 V となり、9.9 mW の電力が消費されます。温度上昇は 1.24 °C になります (1/4 W 抵抗の 125 °C/W の熱抵抗による)。この 1.24 °C の温度上昇は 31 ppm の抵抗値の変化を発生し、同じだけ回路のゲインが変化します。しかし、 $R_2$  の端子電圧は 100 mV であり、0.0125 °C というほとんど無視できるような温度上昇しか発生しません。その結果として、31 ppm の総合ゲイン誤差は、14 ビット・システムにおいて 1/2 LSB のフルスケール誤差となり、16 ビット・システムではさらに大きな誤差となります。

さらに悪いことに、自己発熱の影響は (電圧の 2 乗に比例するため) 非直線誤差を発生します。入力信号が図 1-5 の 1/2 (50 mV) だとすると、自己発熱による誤差は 15 ppm となります。別の言い方をすれば、フルスケール入力のととき 1/2 フルスケール入力のととき (あるいは他の値であっても) にゲインを決定する抵抗の自己発熱による温度変化が一致していなければ、回路のゲインは一定ではありません。これは特殊な例ではありません。外形の小さな抵抗は熱抵抗がさらに高く、その結果ゲインの変動はさらに大きくなります。

これらの誤差を最小にするためには、抵抗値と温度係数のよく一致した抵抗を熱的に結合させ、さらに電力軽減を十分に考慮することが重要です。IC 内部あるいは金属箔抵抗で、同一サブストレート上に形成された抵抗ネットワークが最適といえます。

抵抗値が小さい場合 (10 Ω 以下)、接続回路の安定度が重要になります。たとえば、銅線やプリント基板上のパターンの抵抗温度係数は見逃されがちです。銅の抵抗温度係数はおよそ 3900 ppm/°C です。10 Ω、10 ppm/°C の高精度巻き線抵抗と 0.1 Ω の銅配線の直列回路は 10.1 Ω、50 ppm/°C の抵抗となります。

最後に動作周囲温度の広い回路で考慮しなければならない、通電状態で高低温サイクルを実施すると抵抗値が変化するという温度再現性 (temperature retrace) の問題があります。温度再現性は、抵抗値が安定な金属箔抵抗を利用しても 10 ppm を越えることがあります。

回路抵抗の温度係数に起因する誤差を最小にするためには、表 1-2 の各項目を部品コストとトレードオフしながら検討する必要があります。

## ●抵抗の寄生リアクタンス

抵抗には無視できない寄生インダクタンスと寄生キャパシタンスが存在し、特に高周波においてこの影響が顕著です。部品メーカーは、この寄生リアクタンスの影響を直流抵抗と測定周波数におけるインピーダンスの比をとってパーセントやppmで定義しています。

巻き線抵抗は寄生リアクタンスが大きい部品です。巻き線抵抗メーカーは、通常の巻き線抵抗以外に無誘導巻き線抵抗を作っていますが、無誘導巻き線抵抗であっても、寄生リアクタンスは回路設計者を悩ませます。10 kΩ以下の無誘導巻き線抵抗は誘導性(20 μH程度)です。10 kΩ以上の無誘導巻き線抵抗には5 pF程度の並列容量が存在します。

これらの寄生リアクタンスは、回路の過渡応答に大きな影響を与えます。特に10 kΩ以上の巻き線抵抗は大きく影響を受け、ピーキングや発振さえも起こしかねません。この現象は数kHz帯域の回路ではっきりと観察することができます。

もっと低い周波数においても、巻き線抵抗の寄生リアクタンスは問題を引き起こします。指数関数的にセトリングする回路では、最終値の1 ppmに信号が静定するために時定数の20倍以上の時間を要することもあります。巻き線抵抗と寄生リアクタンスの時定数が、回路全体の時定数に無視できない影響を与えることもあります。

巻き線抵抗以外の抵抗であっても、リアクタンスが無視できないことがあります。たとえば、ある種の金属皮膜抵抗のリードがもつキャパシタンスは高周波において問題となります。カーボン抵抗は高周波において、端子間容量が比較的少ないといえます。

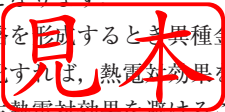
## ●熱電対効果

抵抗の熱電対効果(themocouple effect, thermal EMF)にも注意を払わなければなりません。異種金属の接合点があれば必ず熱起電力が発生します。第2巻の第5部(原著ではChapter-4)で紹介しているように、熱電対効果は温度測定に利用されています。いかなる異種金属の接合も熱電対を構成するため、高精度OPアンプ回路において熱電対効果は誤差要因となります。実際に、高精度回路においては熱起電力が最大の誤差要因となっている場合があります。

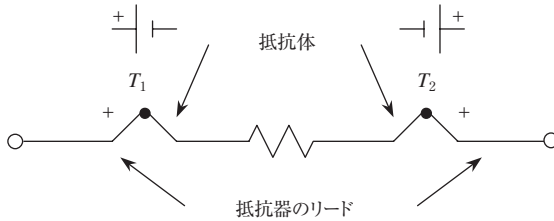
寄生熱電対を形成する多くの接続間に温度差が生じると、誤差が生じます。熱電対の定義から、回路の入力端に二つの接続点があれば、少なくとも一つの熱電対が構成されます。この二つの接続点異なる温度であれば、温度依存性をもった電圧が発生します。別の見かたをすれば、二つの接続点の温度がまったく同一であれば熱起電力はキャンセルされてゼロとなります。

回路を形成するとき異種金属の接合点は避けることができません。しかし、回路全体を等温化すれば、熱電対効果をキャンセルすることができます。

寄生熱電対効果避けることは非常に困難です。このことを理解するために、たとえば



〈図 1-6〉すべての抵抗に存在する抵抗体とリード線で構成された 2 組の熱電対



代表的な抵抗の熱起電圧

- ・ 固体カーボン抵抗：400  $\mu\text{V}/\text{C}$
- ・ 金属皮膜抵抗：20  $\mu\text{V}/\text{C}$
- ・ EVENOHM, あるいはマンガンニ巻き線抵抗：2  $\mu\text{V}/\text{C}$
- ・ RCD Component HP シリーズ：0.05  $\mu\text{V}/\text{C}$

銅の接続点を考えてみましょう。銅の合金同士の接続点であっても、1  $\mu\text{V}/\text{C}$  程度の熱起電力が発生することがあります。ほかの部品に目を向けると、抵抗のような一般的な部品であってもさらに大きな熱起電力は発生します。

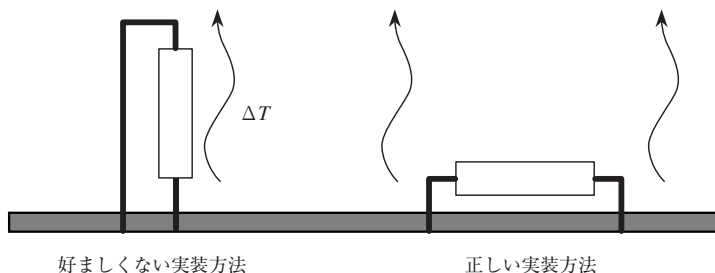
図 1-6 に示す抵抗のモデルを考えてみましょう。抵抗両端の抵抗体とリード線の接続は熱電対接続  $T_1$ ,  $T_2$  を形成します。この熱電対の起電力はカーボン抵抗で 400  $\mu\text{V}/\text{C}$  にも達し、特別な抵抗 [文献 (15) 参照] を利用した場合は 0.05  $\mu\text{V}/\text{C}$  です。通常の金属皮膜抵抗 (RN タイプ) は約 20  $\mu\text{V}/\text{C}$  です。

この熱電対効果は AC 信号には大きな影響を与えません。DC 信号であっても、すでに述べたように抵抗が一樣な温度であれば抵抗の両端で発生する熱起電圧はキャンセルされます。しかしながら、抵抗の消費電力が大きかったり、あるいは熱源に対して非対称に配置された抵抗は熱起電力による誤差を発生します。一般的な金属皮膜抵抗の両端温度差が 1  $^{\circ}\text{C}$  あれば、熱起電力は 20  $\mu\text{V}$  です。この誤差は OP177 のような高精度 OP アンプのオフセット電圧ドリフトと比較して大きな値であると言え、さらにオフセット電圧ドリフトが 1  $\mu\text{V}/\text{C}$  以下のチョッパ・スタビライズド・アンプと比較するときわめて影響が大きいといえます。

図 1-7 に、抵抗の実装方法による熱起電力の違いを示します。基板面積を減らすために、左図に示したように抵抗を立てて配置すると温度勾配が発生します。特に消費電力が大きいと、この温度勾配はさらに大きくなります。一方、右図に示すように抵抗を基板に寝かせて取り付ければ、温度勾配の発生を避けることができます。しかしながら、抵抗に沿って風の流れると、風が抵抗両端を等温化するために熱起電力による誤差を最小にすることがで

見本

〈図1-7〉熱起電圧を最小化するために適正に配置され、等温化された抵抗



きます。

上述の内容は、垂直に配置されたプリント基板に実装された抵抗にも適用できます。このような場合、通常はプリント基板の下から上へ空気は流れます。抵抗を対流と垂直に配置すれば、熱電効果による誤差を最小にすることができます。小さな表面実装抵抗を利用すると抵抗両端の熱結合が密になるため、熱電効果の誤差を少なくすることができます。

一般的に、高感度回路では温度勾配が発生しないようにしなければなりません。そのため、熱源を高感度回路から分離することが重要です。大きな温度分布の変化は低周波におけるノイズのような誤差を発生します。

### ●電圧感度、不良発生の仕組みとエージング効果

抵抗は印加電圧によって値が変化します。特に数MΩの酸化金属皮膜抵抗は電圧係数が大きく、1 ppm/V～200 ppm/Vを示します。このことは、高電圧分圧器のような高精度用途において注意しなければなりません。

抵抗の一般的な不良発生の仕組みを事前に十分検討しておく必要があります。たとえば、ソリッド・カーボン抵抗は開放モードで故障します。したがって、ある種の用途ではソリッド・カーボン抵抗に第2の機能としてヒューズの機能をもたせることもできます。このような抵抗をカーボン・フィルム抵抗で置き換えると、短絡モードで故障するために問題が発生します(金属皮膜抵抗も通常は開放モードで故障する)。

すべての抵抗は使用年数にしたがって抵抗値が変化します。抵抗の製造メーカは長期安定度を ppm/年 で規定しています。金属皮膜抵抗であっても、50～75 ppm/年 という値は達成が困難な値です。高精度回路では、金属皮膜抵抗を実負荷で最低1週間以上動作させるべきです(一般にコンデンサと呼ぶ)。この間、抵抗値は100～200 ppmほど変化するでしょう。金属皮膜抵抗を完全に枯らすためには、4000～5000時間の動作時間が必要となります。

見本

## ●抵抗の発生するノイズ

ほとんどの方は、抵抗のジョンソン・ノイズ（熱雑音）についてご存知のことと思います。しかしながら、抵抗が発生するエクセス・ノイズ（過剰雑音）についてはあまり知られていません。高精度 OP アンプやデータ・コンバータ回路において、問題となる抵抗に電流が流れたときだけ発生する現象です。ここで簡単に復習すると、熱雑音は抵抗中の電子のランダムな動きが発生するノイズです。電子のランダムな動きによる電流の平均値は 0 [A] ですが、電子の動きにより端子間に瞬時電圧が発生します。

一方、エクセス・ノイズは、たとえばソリッド・カーボン抵抗の小さな導体に DC 電流が不連続に流れたときに発生します。ソリッド・カーボン抵抗の粒子に不均一に流れる電流が、微小粒子の動きを引き起こします。この現象が熱雑音に加えて  $1/f$  ノイズを増加させます。別の言葉でいうと、エクセス・ノイズは周波数の平方根に反比例します。

不注意な回路設計者はエクセス・ノイズに驚くでしょう。通常、抵抗の熱雑音と OP アンプの入力ノイズで OP アンプ回路のノイズ・フロアが決定されます。しかし、入力抵抗に電圧が印加され、電流が流れたときにだけエクセス・ノイズが現れ、しかもしばしば最も支配的な値を取るからです。一般的に、ソリッド・カーボン抵抗がもっとも多くエクセス・ノイズを発生します。抵抗体がより均一になるとエクセス・ノイズは減少します。炭素皮膜抵抗や金属皮膜抵抗は特性がよく、巻き線抵抗やバルク・メタル抵抗がこれに続きます。

製造会社は、ノイズ指標を抵抗両端電圧あたりの  $\mu V_{\text{RMS}}$  として 10 倍の周波数帯域 (decade) ごとに規定しています。ノイズ指標は 10 dB ( $3 \mu V/V/\text{decade}$ ) 以上増加することがあります。100 kHz 以上では熱雑音が優勢ですが、低周波領域ではエクセス・ノイズが支配的です。

## ●半固定抵抗

固定抵抗で発生するほとんどの問題は半固定抵抗でも発生します。さらに、半固定抵抗固有の問題に注意を払わなければなりません。

たとえば、多くの半固定抵抗は開放型なので、基板の洗浄剤や高湿度環境で劣化します。振動や手荒な扱いで抵抗体や摺動子が劣化することもあります。半固定抵抗を利用すると、摺動ノイズ、温度係数、寄生回路や調整レンジが問題となることがあります。さらに、巻き線型半固定抵抗の分解能、サーメット・トリマやプラスチック・トリマ抵抗の分解能を制限する要因（ヒステリシス、温度係数の違い、回転の遊び）で設定分解能や設定安定度が制限されます。これらの問題点を避けるために、半固定抵抗を利用するときは次の二つのことに注意しま

**【ルール】** 手動調整の半固定抵抗を利用するときは最大限の注意を払い、調整レンジは最小にする。