

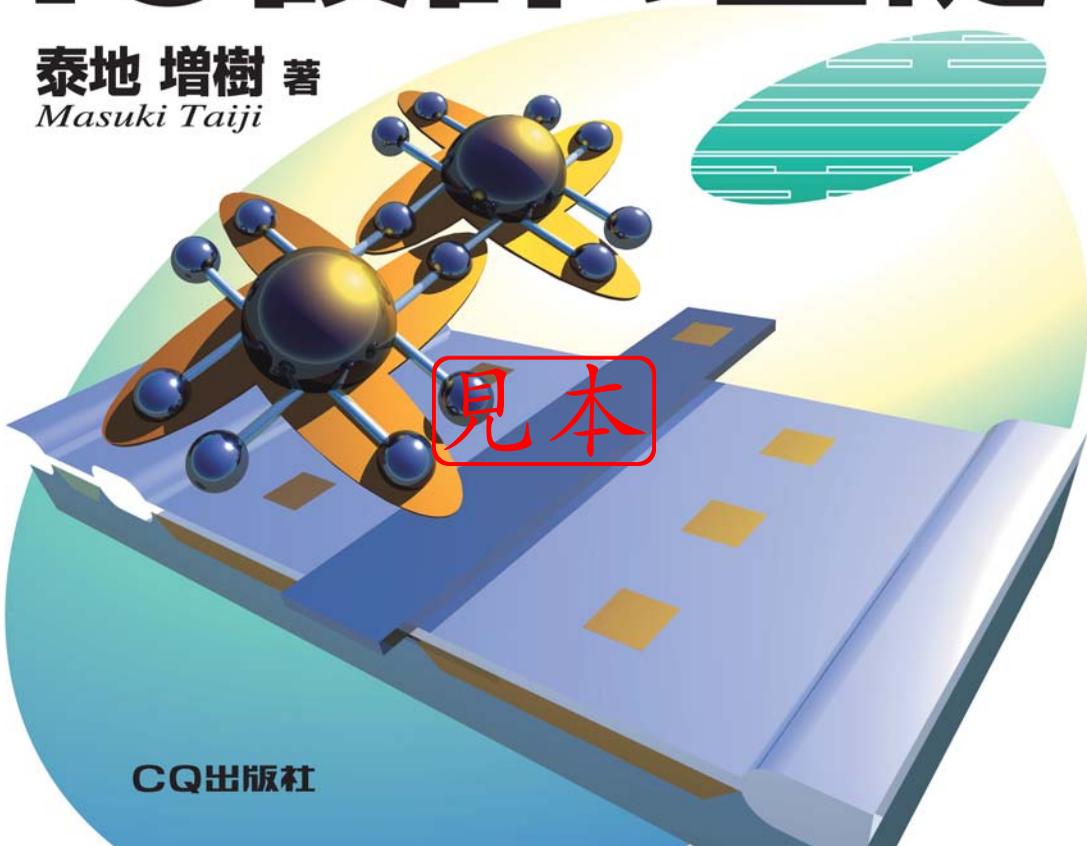
CMOS回路はSPICEを使って
トランジスタでこうつくる

Semiconductor Series
半導体シリーズ



CMOS アナログ/デジタル IC設計の基礎

泰地 増樹 著
Masuki Taiji



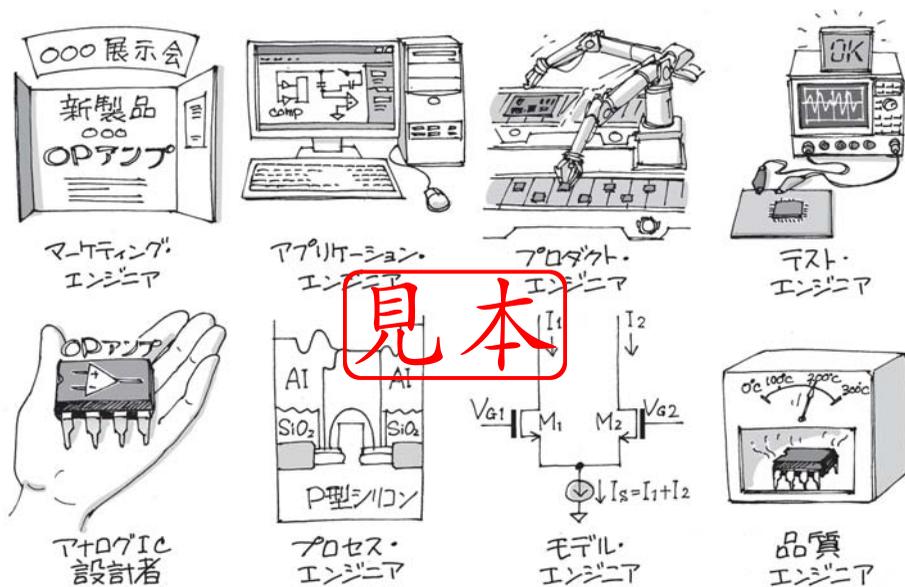
CQ出版社

序章

CMOSアナログ回路を SPICEを使って設計しよう

● 本書の読者ターゲット

本書がターゲットとしている読者は、一つには半導体の会社でCMOSアナログIC/LSIの設計にこれから携わろうとしている方々です。また一つには、同じく半導体の会社で、アナログ設計者と密にコミュニケーションをとることが必要な部署、たとえばプロセス、モデリング、品質保証、テスト、プロダクト、アプリケーションそしてマーケティングなどに携わっている人たちにも読んでいただきたいと思っています。また、半導体の会社にいなくても、トランジスタで動く回



本書の読者対象

路がどうして作れるのか、大いに興味をもたれている方々も同様に歓迎します。

さて、アナログ回路として代表的なものには、OPアンプ回路、A-D/D-Aコンバータ回路、DC-DCコンバータ回路、Phase-Locked Loop (PLL)回路などがあります。これらの回路のうち純粋なアナログ回路はOPアンプ回路ぐらいで、そのほかの回路にはかならずカウンタやステート・マシンなどのデジタル回路が必要となります。

現実には、これらのアナログ回路の設計に携わっている人たちは、本書で説明しているデジタル回路の内容程度のことは理解していると考えてください。

● 半導体集積回路の作り方 —— 精度の高い「比」を作ることが重要

アナログ回路の内部では、同じ電圧値をもつ部分を何か所も作ったり、同じ電流値の流れる枝を何本も作ったりすることで、**電圧や電流の比**をどこまで精度よく作れるかが半導体集積回路を設計するときのキー・ポイントです。

その意味で集積回路は、写真技術を応用したリソグラフィと呼ばれる**パターン生成技術**で作られるわけですから、同じ抵抗値の抵抗を何個も作ったり、同じサイズや特性をもったトランジスタを何個も作ったりすることは、得意中の得意といえます。つまりアナログ回路は**集積回路**で作ると、もっとも精度よく**比**が作れて、かつシンプルな設計が可能になります。

ただし、集積回路で回路設計をする際には、半導体特有の性質、つまりトランジスタの特性を基本とした**デバイスの知識**が必要になります。本書がデバイスの章を設けているのは、これが理由です。

● トランジスタ回路の設計に必要な「寄生容量」と「寄生抵抗」の計算をSPICEで行う



集積回路の設計に欠かせないのは、有名な回路シミュレーション・ツール**SPICE**です。回路設計を行うときには、SPICEの機能の一つであるDC解析で、回路が静止しているときの電圧と電流が妥当な値であるかどうかをチェックします。次にトランジェント(過渡:TR)解析で時間の経過につれて回路がどう動くか、そのようすを見ます。多くの回路の場合、設計にはトランジェント解析にもっとも多くの時間を割きます。最後に、AC(小信号)解析で回路が意図せ

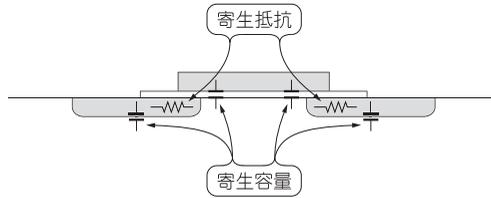


図1 半導体の製造時にできる寄生抵抗と寄生容量

ぬ発振をするリスクを負っていないか確認します。ここでSPICEを使用することがなぜ大切かという点、その一つの理由として、SPICEはトランジスタにかならず付いてくる**寄生容量**や**寄生抵抗**を正確に計算して、シミュレーションを実行してくれるからです。実際に経験すればすぐに分かることですが、回路の一つ一つのトランジスタについて、寄生容量や寄生抵抗を人が手計算で求めるのは、実にはたいへんな仕事です(図1)。

最近では、PSPiceやLTspiceのように、個人が自宅のパソコンで使用できるSPICEも何種類か登場しています。LTspiceは米国リニアテクノロジー社が無償で提供しているSPICEです。これまで無償のSPICEはかならず回路規模に制限があったのですが、LTspiceはたいへんうれしいことにこの制限がありません。使用方法についてはCQ出版社からもテキストが出ています⁽⁷⁾。トランジスタのモデルも、最新のナノ・テクノロジーのものでなければ、手に入れることは難しくありません。

じつはこのSPICEを使い慣れ、**SPICEを嫌いにならないことこそが**、アナログ回路設計をする上では、最重要なことなのです。おおげさ^{どう}にいうと、**SPICE道**なるものがあるといっても過言ではありません。新しい回路のアイデアも、SPICEで繰り返しシミュレーションしながら考えるというのが実際に行われていることです。

見本

● SPICEでアナログ回路とデジタル回路の両方をシミュレーションする

そこで本書では、アナログ回路とデジタル回路の両方について、SPICEでいろいろなシミュレーションの試行ができるようになるまでの最低限の知識を、なるべく分かりやすい形で提供するのが第一の目標です。大規模なデジタル回路のシミュレーションには、ロジック・シミュレータという専用のプログラムを使用するのが慣例ですが、ここで説明する程度の小規模なデジタル回路で

第 1 章

CMOS アナログ回路の 基礎

この章では、MOS (Metal Oxide Semiconductor) トランジスタの動作を説明したあと、基本的な回路をいくつか説明し、さらに OP アンプ (Operational Amplifier)、電圧源、電流源に話を進めていきます。

温度が変化しても値の変わらない、電圧源や電流源を設計するところまでが本章の目的です。たいへんざっくりしたいいい方ですが、OP アンプ、電圧源、電流源の三つの回路があれば、だいたいのアナログ回路は設計できます。

本章では、小信号等価回路を用いず、回路の説明をしています。なお、本書では、以下の SPICE (Simulation Program with Integrated Circuit Emphasis) モデルを使用しています。

http://cmosedu.com/cmos1/cmosedu_models.txt

この Web ページは、参考文献 (5) のサポート・ホームページの一部で、チャンネル長 $1\mu\text{m}$ (マイクロン) の CMOS (Complementary MOS) の SPICE モデル・ファイル (LEVEL = 3) です。

1.1 MOS トランジスタの基礎

見本

1.1.1 MOS トランジスタ

まずは MOS トランジスタの特徴を 3 点まとめておきます (図 1.1)。

- ① 現実には、CMOS という種類のトランジスタは存在せず、NMOS トランジスタと PMOS トランジスタの 2 種類のトランジスタがあるのみです。この二つをペアで CMOS と呼んでいます。その理由は 1.2.1 節で説明します。
- ② NMOS トランジスタと PMOS トランジスタは、どちらも四つの端子があり、そ

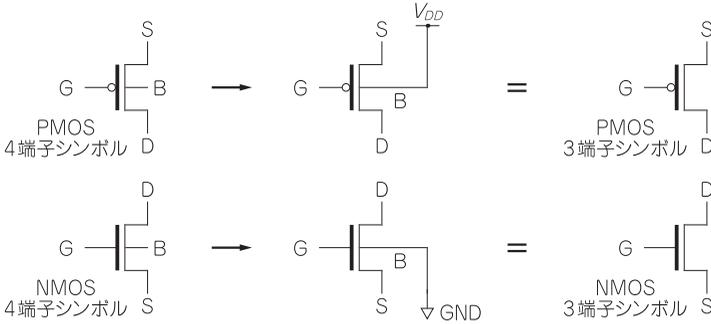
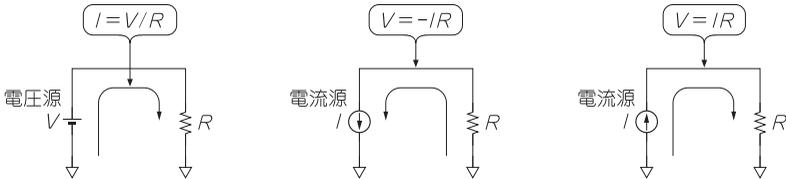


図1.1 PMOSシンボルとNMOSシンボル

3端子シンボルが使用される場合、NMOSトランジスタでは基板端子BはGNDに接続され、PMOSトランジスタでは基板端子Bは V_{DD} に接続されているものとみなす。Gはゲート、Dはドレイン、Sはソース、Bはバルク。



(a) 電圧と抵抗で発生する電流 (b) 電流と抵抗で発生する負の電圧 (c) 電流と抵抗で発生する正の電圧

図1.2 電圧源と電流源

電圧源は、電圧を固定するが電流は他人まかせとなる。電流源は、電流を固定するが電圧は他人まかせとなる。

それぞれ S (ソース)、D (ドレイン)、G (ゲート)、B (バルク) と呼ばれています。

- ③ バルク端子は、多くの場合、NMOSトランジスタではGND (0V) に固定され、PMOSトランジスタでは電源 (V_{DD}) に固定されています。特にデジタル回路ではかならずそのように接続されています。



1.1.2 電圧源と電流源

本題に入る前に、電圧源と電流源について確認しておきます。

電圧源は指定された電圧を出しますが、自分自身に流れる電流は、その電圧源の外に接続された回路によって決定されます。図1.2(a)の例では、抵抗 R に流れる電流 V/R が、そのまま電圧源にも流れます。

同様に**電流源**は指定された電流を流しますが、自分自身の両端電圧は、その電流源の外に接続された回路によって決定されます。図1.2(b)の例ではノード

第2章

CMOS デジタル回路

本章では、最初にデジタル回路の基本回路であるインバータ (INV と略す)、NAND, NOR, D ラッチ, フリップフロップなどの“論理ゲート”が MOS トランジスタでどのように設計されているかを説明し、そのあと、それら論理ゲートを応用して、各種の回路ブロックを作っていきます。

カウンタ, レジスタ, ステート・マシンがあれば、かなりの種類のデジタル回路を設計することができます。

本題に入る前に“1”と“0”あるいは H と L の意味を確認しておきます。

これらはデジタル回路が扱う“電圧レベル”のことで、正論理では高い方の電圧レベルが“1”または H, 低い方の電圧レベルが“0”または L です。正論理については次節で解説します。

すべての IC, LSI には、かならず電源ピンとグラウンド (GND) ピンがあり、電源ピンは V_{DD} , V_{CC} , V_{in} などと呼ばれ、GND ピンは GND, V_{SS} などと呼ばれています。どの名前で呼ぶかは、IC メーカー各社によって異なり、また IC, LSI の種類によっても異なりますが、本書では一貫して、電源電圧を V_{DD} , グラウンドを GND と呼びます。 V_{DD} が 1 または H, GND が 0 または L です (正論理)。

見本

2.1 インバータ, NAND, NOR

CMOS デジタル回路の基本回路である INV, NAND, NOR につき、それぞれ正論理, 負論理のシンボルを図 2.1 に示します。

シンボルの左側に「入力ピン」、右側に「出力ピン」があり、入力されるデジタル信号に対して処理をし、その結果を出力します。「ピン」とは、短い棒のこ

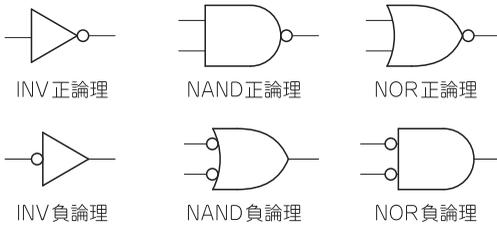
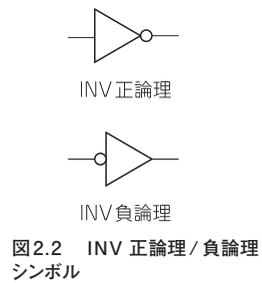


図2.1 正論理シンボルと負論理シンボル
INV (インバータ), NAND, NOR のそれぞれについての正論理シンボルと負論理シンボル。



とです。

本書では“正論理のシンボル”(上段)とは、入力ピンに○印が付かないシンボルのことをいい、“負論理のシンボル”(下段)とは入力ピンに○印が付くシンボルのこととします(図2.1)。

○印は「ゼロ」,「負」の意味です。○印のないピンは「1」,「正」の意味です。

2.1.1 インバータ(INV)とは

インバータとは、英語の動詞INVERT(逆にする)からきており、名前のとおり入力信号の電圧レベルを逆にして出力します。

- ① 入力=1 のとき出力=0
- ② 入力=0 のとき出力=1

正論理のシンボルは“入力=1 のとき出力=0”を強調したいときに用い、負論理のシンボルは“入力=0 のとき出力=1”を強調したいときに用います(図2.2)。



2.1.2 ANDタイプとORタイプのシンボル

論理シンボルの形には、図2.3のように2種類あります。ここで××や△△には、1または0が入ります。「すべて」と「少なくとも一つが」の違いで、シンボルの形が異なることに注意してください。

最初にANDシンボルとORシンボルを作ります。入力側、出力側の両方に、棒だけのピンをつけると、正論理のANDと正論理のORができます(図2.4)。

さて次は、正論理のANDとORに対して、“出力側にのみ”○印をつけます。

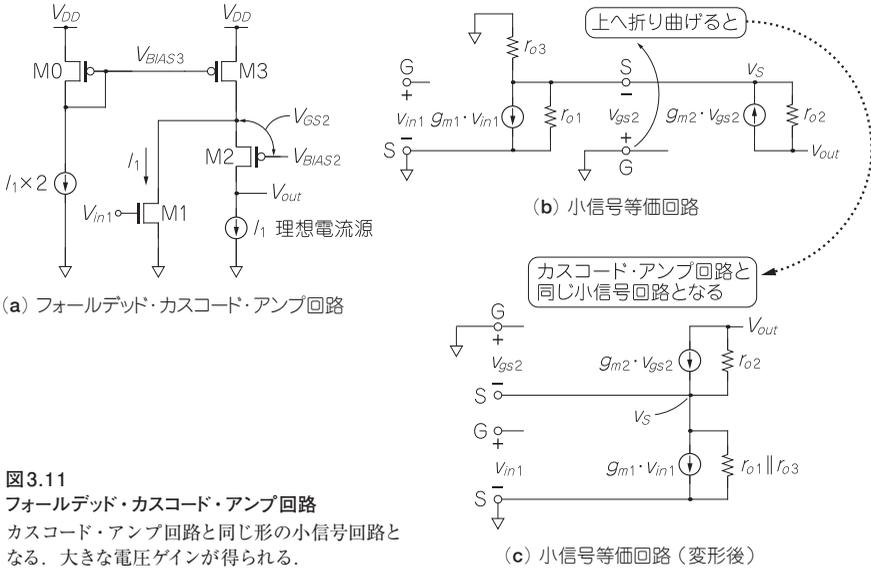


図3.11 フォールデッド・カスコード・アンプ回路
カスコード・アンプ回路と同じ形の小信号回路となる。大きな電圧ゲインが得られる。

3.2.6 フォールデッド・カスコード・アンプ回路

前の回路では、M1、M2の両方がNMOSトランジスタでしたが、今回の図3.11(a)の回路はM2がPMOSトランジスタでできています。

V_{in1} の変化による電流 I_1 の変化がM2の V_{GS} (V_{GS2}) を変化させて、 V_{out} 電圧の大きな変化を引き起こします。図3.11(b)の小信号等価回路にて、M2の部分を上へ折り曲げると、前のカスコード・アンプ回路とまったく同じ形の小信号回路となります。「フォールデッド」=「折り曲げた」という言葉はここから来ています。電圧ゲインも、カスコード・アンプ回路と同じになります。

$$\frac{v_{out}}{v_{in1}} = -g_{m1} \cdot (r_{o1} \parallel r_{o3}) \cdot g_{m2} \cdot r_{o2} \quad (3.11)$$

3.2.7 フォールデッド・カスコードOPアンプ回路

フォールデッド・カスコードOPアンプ回路を図3.12に示します。一段構成で大きなゲインが得られるアンプ回路です。図3.12(a)に示すM1、M2、M3は、

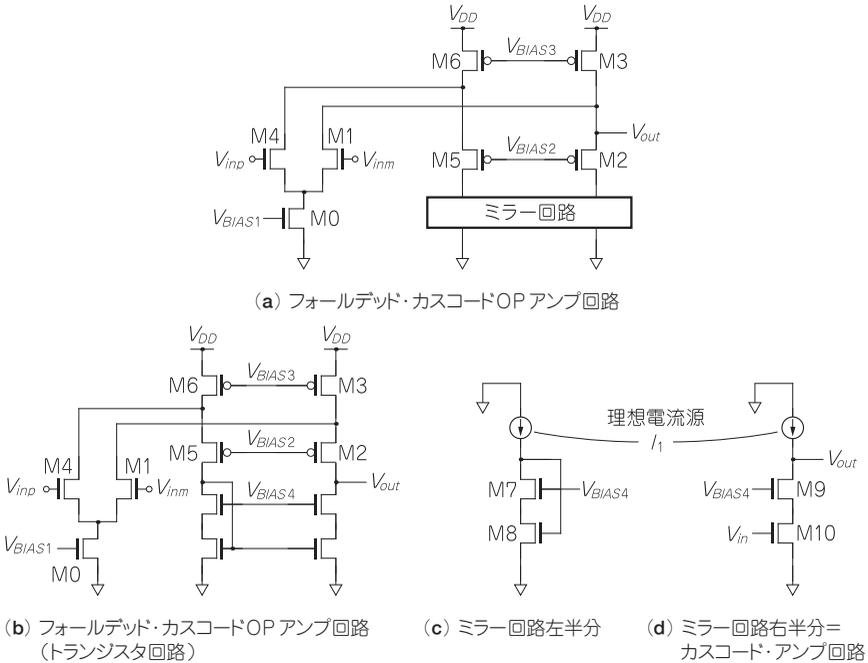


図3.12 フォールドデッド・カスコードOPアンプ回路

差動入力可能なフォールドデッド・カスコードOPアンプ回路。ミラー回路の右半分は、カスコード・アンプ回路になっている。

3.2.6節で説明したフォールドデッド・カスコード・アンプ回路のM1, M2, M3と対応しています。 V_{inm} と V_{inp} の電位差に起因する電流のアンバランスが、M2, M5の V_{GS} を変化させて、 V_{out} の大きな変化へと至ります。

図3.12(a)の下半分のミラー回路は、トランジスタで表すと図3.12(b)のようになります。ミラー回路の右半分〔図3.12(d)〕は前に説明したカスコード・アンプ回路です(図3.10)。一方、ミラー回路の左半分〔図3.12(c)〕の小信号等価回路は図3.13に示します。

v_S から流出する電流の総和を求めます。ここで、 $v_{gs7} = -v_S$ を使います。

$$g_{m8} \cdot v_A + \frac{v_S}{r_{o8}} + g_{m7} \cdot v_S + \frac{v_S - v_A}{r_{o7}} = 0$$

$$v_S \cdot \left(g_{m7} + \frac{1}{r_{o7}} + \frac{1}{r_{o8}} \right) = v_A \cdot \left(\frac{1}{r_{o7}} - g_{m8} \right)$$